

# Desenvolvimento de uma Plataforma Modular para Testes Automatizados de Dispositivos Eletrônicos de Baixa Complexidade

Keven Soares da Costa  
HUB – Tecnologia e Inovação  
Universidade do Estado do Amazonas  
Manaus, Brasil  
kscosta@hub-uea.org

Ruan Carlos Mota Teixeira  
HUB – Tecnologia e Inovação  
Universidade do Estado do Amazonas  
Manaus, Brasil  
rcmota@hub-uea.org

Yago C. de Oliveira  
HUB – Tecnologia e Inovação  
Universidade do Estado do Amazonas  
Manaus, Brasil  
ycdo.ele19@uea.edu.br

André Luiz Printes  
HUB – Tecnologia e Inovação  
Universidade do Estado do Amazonas  
Manaus, Brasil  
aprintes@uea.edu.br

Luis F. Martins Mora Riquelme  
HUB – Tecnologia e Inovação  
Universidade do Estado do Amazonas  
Manaus, Brasil  
lfmmr.ele17@uea.edu.br

Jessamine Maria de Lima Azevedo  
HUB – Tecnologia e Inovação  
Universidade do Estado do Amazonas  
Manaus, Brasil  
jmla.eng16@uea.edu.br

**Abstract** — To meet the demand for high quality electronic devices, some studies in embedded systems architecture have promoted the adoption of Automated Test Equipment (ATE). This equipment detects defects in Printed Circuit Boards (PCBs). In addition, they perform repetitive tasks to increase the efficiency of the production process. Thus, this work suggests the development of Quimera, a low cost and replicable modular ATE for electronic devices testing stations, based on microcontrolled systems, and using the CAN bus for communication between the test modules. In the end, the solution proved to be functional for 10 types of testing peripherals.

**Keywords**— Automated Test Equipment Automation, Industrial, Test, CAN.

## I. INTRODUÇÃO

A evolução contínua do setor eletrônico visa aprimorar e oferecer dispositivos de superior qualidade ao mercado consumidor. Para garantir essa qualidade, o teste funcional é fundamental, desempenhando um papel crucial no controle de qualidade de sistemas eletrônicos. Esta etapa essencial assegura a funcionalidade e a qualidade dos produtos, sendo uma ferramenta valiosa em diversas fases do ciclo de vida do produto, desde a pesquisa e desenvolvimento (P&D) até sua fabricação, otimizando técnicas e equipamentos ao longo do caminho [1].

Nesse panorama, os Equipamentos de Testes Automatizados (ATEs) se destacam como uma solução poderosa. Eles são projetados para detectar defeitos em Placas de Circuito Impresso (PCBs) e isolar falhas em componentes específicos [2]. Além de minimizar erros, esses equipamentos são fundamentais para reduzir a necessidade de retrabalho, identificar problemas específicos e, mais crucialmente, prevenir falhas em campo e recalls de produtos finalizados [3], representando uma revolução no paradigma de testes

eletrônicos devido à sua capacidade de realizar tarefas de maneira repetitiva e eficiente.

Contudo, a adoção e implementação de ATEs, especialmente os que integram *Field-Programmable Gate Array* (FPGA), reconhecido por sua adaptabilidade em recursos de hardware, podem ser uma proposta onerosa [4]. Em cenários com várias estações de teste em operação, os custos podem ser proibitivos. Frequentemente, as capacidades oferecidas por esses sistemas excedem as necessidades dos testes funcionais em ambientes de produção.

Considerando esses desafios, o barramento Controller Network (CAN) emerge como uma alternativa promissora. Apesar de sua taxa de transferência possivelmente mais baixa em comparação com outros protocolos, sua robustez contra interferências o torna uma opção confiável, principalmente para ambientes industriais [5].

Dentro deste contexto, este trabalho apresenta o Quimera, um ATE modular projetado e otimizado para estações de teste que trabalham com PCBs menos complexas. O Quimera se distingue pelo uso de sistemas microcontrolados e pela adoção do barramento CAN para a comunicação entre seus módulos, habilitando uma ampla variedade de testes funcionais. As seções que seguem ao longo deste documento apresentam discussões sobre as arquiteturas de hardware e softwares propostas para solução, implementação e testes dos recursos implementados, resultados obtidos e conclusões

## II. ARQUITETURA DE HARDWARE

A essência da solução Quimera consiste na implementação de um sistema genérico para validação de diferentes dispositivos eletrônicos de mercado. Nesse contexto, genérico significa possuir uma arquitetura capaz de abranger o maior número possível de funcionalidades que os dispositivos em teste (*Devices Under Test* - DUTs) possam possuir. Sendo

assim, na concepção do projeto, optou-se por uma arquitetura modular composta por módulos de alimentação, um módulo central de processamento e módulos periféricos.

Os módulos de alimentação fornecem tensões para energizar diferentes partes do sistema. O módulo fonte digital fornece alimentação para o módulo central de processamento (CPU) e a seção controle dos módulos periféricos. O módulo fonte analógica fornece alimentação para o DUT e para a seção específica dos módulos periféricos. Os módulos de alimentação são galvanicamente isolados entre si.

O módulo CPU coordena os demais elementos do sistema e pode gerar uma interface gráfica por meio de uma porta HDMI. Somente os módulos CPU e módulo fonte digital são mandatórios para o funcionamento do sistema.

Os módulos periféricos possuem um conjunto de funções específicas equivalentes às desempenhadas por equipamentos presentes em um cenário de testes de execução manual, como analisadores lógicos, multímetros etc. Na Fig. 2 é apresentado o diagrama de blocos dos elementos que compõem o sistema.



Fig. 2. Arquitetura de hardware. [3]

#### A. Módulo de processamento central (CPU).

Fundamentando-se na arquitetura, optou-se por empregar um módulo computacional Colibri IMX6ULL no projeto do módulo CPU para poder utilizar um sistema operacional Linux embarcado. Isso permitiu a execução de serviços em paralelo e suporte facilitado às interfaces USB, HDMI e ETHERNET. Esse módulo computacional também apresenta suporte a interface CAN que foi utilizada como barramento de comunicação entre o módulo CPU e os módulos periféricos. Na Fig. 3 é apresentada a arquitetura resumida do módulo de processamento central.

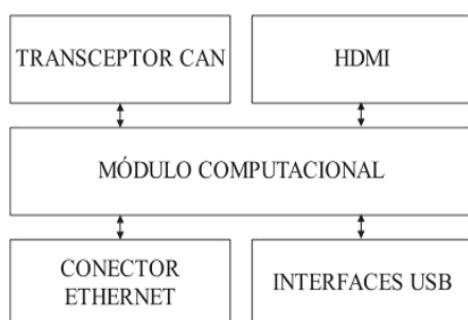


Fig. 3. Arquitetura simplificado do módulo CPU.

#### B. Módulos periféricos

A arquitetura de cada módulo periférico possui duas seções. A primeira delas é a seção de controle que se comunica com o módulo CPU e controla as funções do módulo. A segunda é a seção específica que contém os elementos de hardware necessários para implementar os recursos do módulo. Essas duas seções são galvanicamente isoladas através de circuitos integrados isoladores ópticos como SI8663. A similaridade construtiva entre os módulos periféricos é proposital para permitir que eles sejam intercambiáveis e que possam ser dispostos diversos arranjos para atender a peculiaridade de cada DUT.

A seção de controle é formada por um microcontrolador versátil compatível com as variadas demandas que a seção específica do módulo poderia exigir. Assim optou-se pelo microcontrolador STM32F103 da STMicroelectronics pois ele possui diversos periféricos de comunicação, suporta comunicação CAN e tem alta disponibilidade no mercado.

A seção específica de cada módulo periférico varia conforme a sua funcionalidade. Assim, após um levantamento das funcionalidades básicas necessárias, foram projetados os módulos GPIO, Multímetro, Comunicação e Relé.

O módulo GPIO lê e escreve sinais binários nos padrões de 3.3V e 5V. Ele foi construído empregando um circuito integrado (CI) expensor de GPIO MCP23017T da Microchip Technology cujas portas estão continuamente conectadas à interface de saída do módulo. Por isso, foi necessário adicionar proteções contra descargas eletrostáticas (ESD) e circuitos grampeadores.

O módulo multímetro é empregado principalmente para medir a diferença de potencial entre dois pontos. Para isso empregou-se um CI analisador de energia ADE9000 da Analog Devices. Esse componente atua como um conversor analógico digital (ADC), mas integra internamente um processador digital de sinais (DSP) que permite obter os valores RMS, médios, tensão alternada e contínua, sem a necessidade de cálculos por parte do microcontrolador. Para aproveitar todo o potencial dos ADCs do ADE9000 foram desenvolvidas duas escalas resistivas para as tensões de 12V e 30V em medições em relação a uma referência do módulo, ou 24V e 60V em medições diferenciais. Para expandir a capacidade do módulo multímetro, ele possui um multiplexador para redirecionar os canais de medição em diversos pinos da interface de saída (conector para cabo flat). Outra funcionalidade do módulo é ser um analisador de energia trifásico ao utilizar determinados pinos da interface de saída conectados a transformadores de corrente (TCs) para ler correntes e a divisores resistivos externos para realizar o condicionamento do sinal de tensão.

O módulo de comunicação fornece interfaces UART, I2C, RS-232 e RS-485 que podem ser empregadas para se comunicar diretamente com o DUT e comandar dispositivos externos. Ela é constituída de diversos CIs multiplexadores de comunicação I2C e UART. Esses CIs podem redirecionar esses barramentos tanto diretamente para a saída, quanto para transceptores RS-485 e RS-232.

O módulo relé fornece diversos contatos que podem ser utilizados para emular sensores industriais e botões e controlar

dispositivos externos ou conectar nós de circuitos presentes no DUT. Ele utiliza um circuito driver transistorizado e diversos relés cujos contatos normalmente abertos ou normalmente fechados são disponibilizados por meio do conector de saída. A Fig. 4 ilustra a arquitetura simplificada dos módulos periféricos.

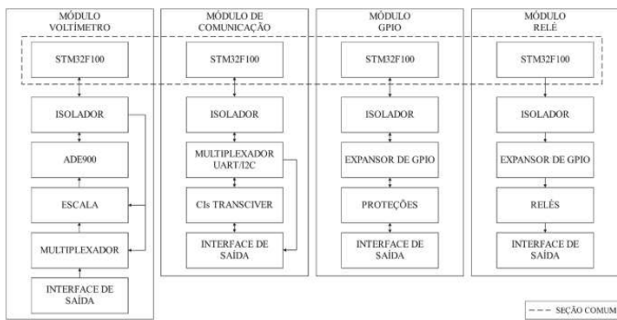


Fig. 4. Arquitetura simplificada dos módulos periféricos.

### III. ARQUITETURA DE SOFTWARE

#### A. Configuração de teste

O software para configuração de teste é realizado por meio do Node-RED, uma ferramenta de desenvolvimento baseada em fluxo voltada para programação de forma visual e intuitiva de dispositivos de hardware, APIs e serviços online. A programação é feita com a junção de blocos de maneira sequenciada. Esses blocos de teste no Node-RED correspondem a uma funcionalidade dos módulos de teste, tendo uma forma de virtualizar os recursos disponíveis no rack. A sequência de instruções de teste, por meio dos blocos do Node Red, gera como saída em arquivo JSON com o fluxo de teste configurado pelo usuário, com a sequência de instruções a serem executadas por cada módulo do ATE Quimera. O arquivo JSON é carregado no módulo CPU via protocolo websocket. Abaixo uma imagem do ambiente de criação de testes no Node-RED:

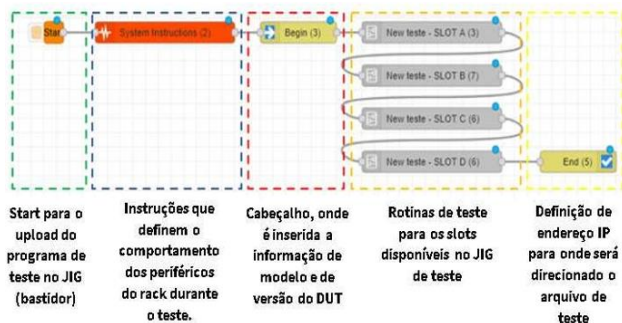


Fig. 5. Visualização do ambiente de configuração de testes no Node-RED.

Além disso, pelo software é possível realizar o mapeamento dos conectores do rack para auxiliar nas análises de problemas, manutenção e setup do ATE.

#### B. Controle dos módulos de teste

A partir do arquivo JSON gerado no Node-RED, o módulo CPU executa a classe nomeada "Jig\_test", desenvolvida na

linguagem Python. Ela possui atributos e métodos para abrir arquivos de procedimento de teste JSON, interpretá-los e comunicar-se com os módulos periféricos de teste via barramento CAN. Também contém métodos para empacotamento e desempacotamento de dados, visando transformar o JSON em matriz de bytes a serem trafegados no barramento CAN, cálculo de médias na medição de parâmetros elétricos e calibração de dados medidos.

Os módulos periféricos recebem as instruções enviadas pelo módulo CPU, processam e realizam as interações com o DUT (leitura, escrita ou estímulos elétricos). A classe também possui um método capaz de comparar os dados obtidos com valores padrão, de modo a avaliar se o teste é um sucesso ou uma falha para aquele item em específico. O diagrama abaixo ilustra esse processo:

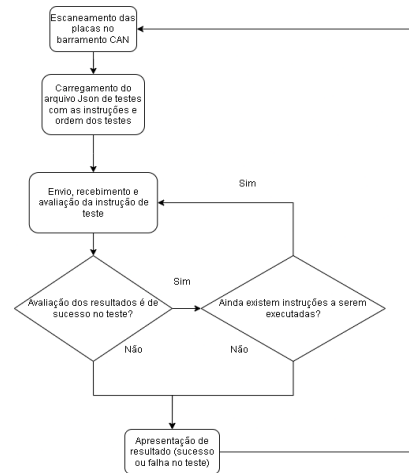


Fig. 6. Visualização do ambiente de configuração de testes no Node-RED.

#### C. Implementação

A implementação do projeto pode ser dividida em duas etapas, sendo elas hardware e mecânica. No processo de implementação do hardware do projeto, o software Altium Designer foi utilizado no desenvolvimento das placas de circuito impresso (PCI), para isso o processo de desenvolvimento foi dividido em: elaboração das bibliotecas de componentes, elaboração dos diagramas esquemáticos, elaboração do layout das PCIs, elaboração dos arquivos de fabricação.

O desenvolvimento dos layouts das placas ocorreu simultaneamente com o desenvolvimento mecânico, devido à estrutura de rack 2U adotada. Isso garantiu que cada slot fosse posicionado sem interferências mecânicas ou riscos elétricos. O desenvolvimento mecânico foi realizado com o software Autodesk Inventor. Após a conclusão do desenvolvimento, todas as PCBs foram fabricadas e, com as placas em mãos, iniciou-se o processo de montagem e teste de funcionalidade individual de cada slot, que será abordado na próxima seção do trabalho. A Figura 7 mostra alguns slots resultantes do processo de desenvolvimento, e a Figura 8 exhibe o aspecto final do bastidor com todos os slots posicionados.

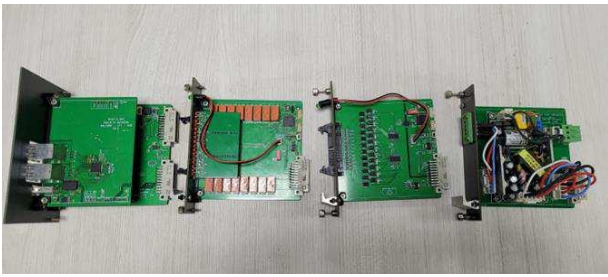


Fig. 7. Slot CPU, Slot Relé, Slot GPIO e a Fonte Analógica



Fig. 8 . Bastidor

D. Teste de validação dos módulos periféricos

O processo de validação do funcionamento de cada módulo foi realizado de forma unitária. Assim, foram desenvolvidos scripts em linguagem python para realizar comunicação com cada placa, com o objetivo de verificar o retorno dos comandos enviados por meio de comunicação serial.

O protocolo das mensagens utilizadas para validação dos módulos periféricos são os mesmos adotados pela classe Jig\_test. Entretanto, em vez do protocolo CAN, durante a validação é utilizada a UART de depuração disponibilizada em todos os módulos periféricos. Essas portas são conectadas ao computador, por meio de um conversor USB-UART, onde é executado as aplicações de teste. Os procedimentos de teste correspondem aos fluxogramas apresentados nas Fig. 9, 10, 11 e 12.

Os módulos necessitam de instrumentos auxiliares calibrados para realizar a confirmação de alguns processos de verificação, como o multímetro digital Minipa ET-2042F, utilizado para verificação do chaveamento dos relés e conferência da tensão lida pelo multímetro. Para o módulo multímetro foi necessário o uso de fonte de alimentação DC Tektronix PWS2323 e gerador AC trifásico MTE PCS400.3 devidamente para que o dispositivo realize a medição da tensão de alimentação.

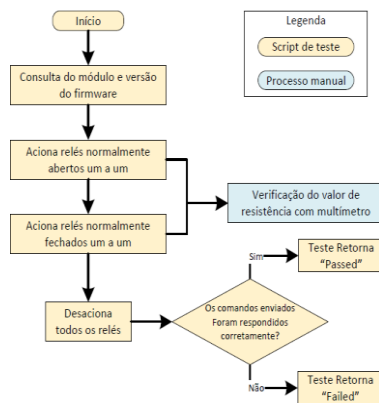


Fig. 9 . Fluxo de teste do módulo Relé

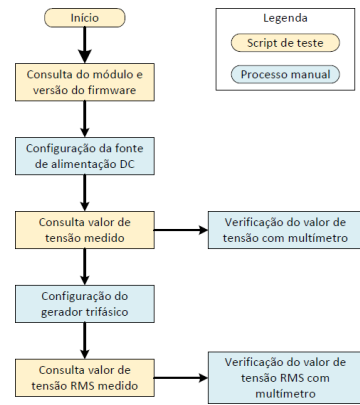


Fig. 10 . Fluxo de teste do módulo multímetro

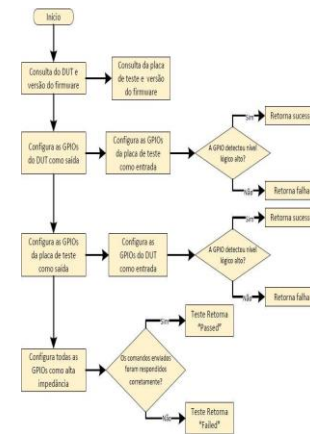


Fig. 11 . Fluxo de teste do módulo GPIO

A validação do módulo de comunicação é realizada por meio do uso de conversores seriais como UART-USB, RS232-USB e RS485-USB, para que seja feita a troca de pacotes de mensagem entre o módulo de teste e o computador que executa os scripts de teste.

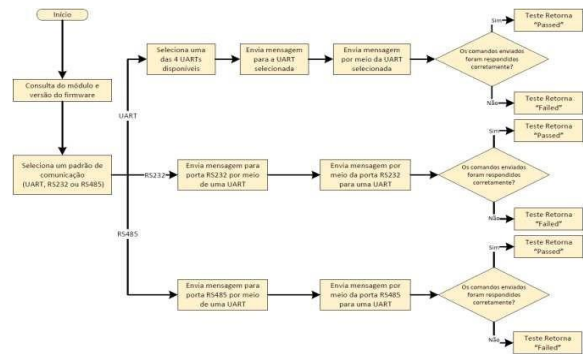


Fig. 12 . Fluxo de teste do módulo GPIO

IV. RESULTADOS

Após realizar a validação dos módulos de teste, por meio dos procedimentos descritos na seção anterior, todos os módulos estavam aptos. Ao final, a solução de teste Quimera

obteve os seguintes periféricos funcionais, conforme a Tabela I.

TABELA I. PERIFÉRICOS DE TESTE VALIDADOS DO ATE QUIMERA

Periféricos	Qtd.	Módulo
USB	7	CPU
Relé NA	8	Relé
Relé NF	8	Relé
Voltímetro	24	Multímetro
Voltímetro trifásico	3	Multímetro
Amperímetro	3	Multímetro
Entrada/Saída digital	24	GPIO
UART	4	Comunicação
RS232	1	Comunicação
RS485	1	Comunicação

O equipamento passou por um processo de validação em uma linha de produção dedicada aos testes de PCB utilizada em um dispositivo de medição de energia inteligente. Para realizar os testes no Dispositivo em Teste (DUT), foi necessário empregar todos os módulos da plataforma. A plataforma Quimera foi devidamente conectada a sondas de teste que estabelecem o contato elétrico com pontos de teste da PCB, permitindo a execução de medições e interações com o DUT. A Figura 13 oferece uma representação visual do Quimera em operação dentro do ambiente fabril.

Durante a fase de validação, que consistiu na realização de 100 testes, não foram identificados quaisquer resultados falso-positivos ou falso-negativos, quando comparados com os resultados obtidos por meio de validação manual em 100 unidades do produto.

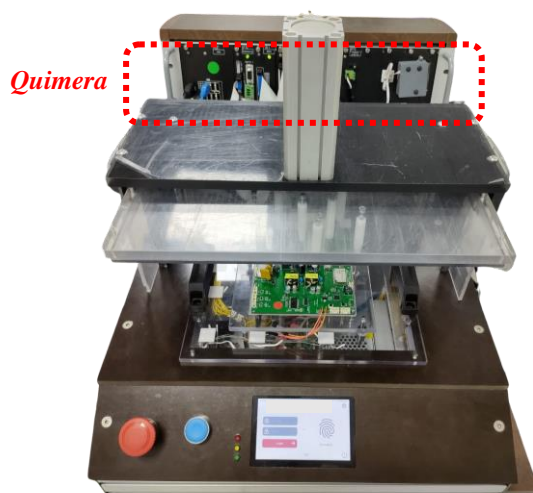


Fig. 13 . Integração da plataforma Quimera em um sistema de teste de PCB

## V. CONCLUSÕES

Foi possível implementar um ATE modular para PCBs de menor complexidade, projetado para operar *shop floor*. A solução apresenta a modularidade e manutenibilidade de uma plataforma constituída em rack e a flexibilidade do

desenvolvimento de rotinas de testes baseada em software de fluxo de propagação (Node-RED). A solução apresenta 10 recursos de teste, entre medidores, atuadores e padrões de comunicação para interagir com o DUT. Para trabalhos futuros sugere-se a criação de novos módulos periféricos como fonte arbitrária de sinais e novas gerações da USB (USB 3.2 e USB 4.0).

## REFERÊNCIAS

- [1] P. S. Feng e W. K. Sun, "Customized jig ForTest debug," IEEE 13th Electronics Packaging Technology Conference, pp. 435-438, 2011.
- [2] S. Verma e N. M. Wagdarikar, "Automated Test Jig for Refrigerator PCB," 2016 International Conference on Automatic Control and Dynamic Optimization Techniques (ICADOT). IEEE, pp. 840-843, 2016.
- [3] TEXAS INSTRUMENTS, "Introduction to the Controller Area Network (CAN)," TEXAS INSTRUMENTS, [Online]. Available: <https://www.ti.com/lit/an/sloa101b/sloa101b.pdf>. [Acesso em 4 Maio 2023].
- [4] L. Y. Ungar, N. G. Jacobson e T. M. Mak, "High-speed I/O capabilities added to military automatic test equipment (ATE) using synthetic instruments," IEEE Instrumentation & Measurement Magazine, pp. 19-26, Aug 2020.
- [5] J. Novák e P. Kocourek, "Automated testing of electronic control units compatibility in vehicle CAN networks.," ISIE Proceedings of the IEEE International Symposium on Industrial Electronics, 2005.